

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平8-274167

(43) 公開日 平成8年(1996)10月18日

(51) Int.Cl. ⁸	識別記号	庁内整理番号	F I	技術表示箇所
H 0 1 L 21/768			H 0 1 L 21/90	J
27/04			27/04	D
21/822				

審査請求 有 請求項の数 2 O L (全 4 頁)

(21) 出願番号 特願平7-73095

(22) 出願日 平成7年(1995)3月30日

(71) 出願人 000004237

日本電気株式会社

東京都港区芝五丁目7番1号

(72) 発明者 野村 昌弘

東京都港区芝五丁目7番1号 日本電気株式会社内

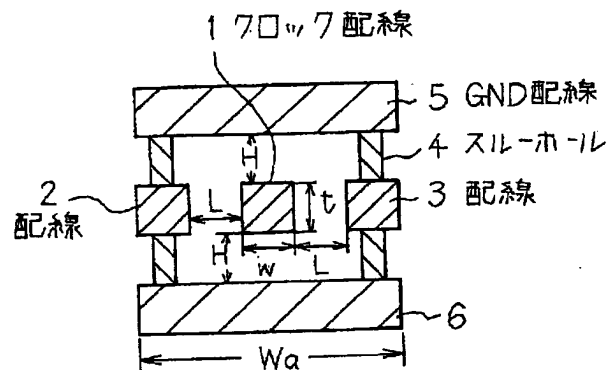
(74) 代理人 弁理士 京本 直樹 (外2名)

(54) 【発明の名称】 半導体装置

(57) 【要約】

【目的】 高周波動作集積回路用に、クロック信号遅延を高精度に見積り可能で設計の容易な、また、微細化にともなうクロック信号の急峻特性劣化を抑制できるクロック信号線構造を提供する。

【構成】 クロック配線1の左右にそれぞれ一定の幅Lの絶縁層を介して配線2, 3を配置し、クロック配線1および配線2, 3を含む領域の上下に一定の厚さHの絶縁層を介して配置したGND配線5, 6と配線2, 3をスルーホール4を介して接続し、クロック配線1をノイズよりシールドしている。



【特許請求の範囲】

【請求項 1】 半導体基板上に形成したクロック配線と、前記クロック配線の左右にそれぞれ一定の幅の絶縁層を介して配置した第 1 の配線と、前記クロック配線および左右の前記第 1 の配線を含む領域の上下にそれぞれ一定の厚さの絶縁層を介して配置した第 2 の配線を有し且つ前記第 1 および第 2 の配線のそれぞれが少なくとも 1 つの基準電位に設定されていることを特徴とする半導体装置。

【請求項 2】 木構造によりクロック信号を供給するクロックツリーの階層毎にクロック配線の断面寸法および前記クロック配線と第 1 の配線との間隔を変えた請求項 1 記載の半導体装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は半導体装置に関し、特にクロック信号線を有する半導体装置に関する。

【0002】

【従来の技術】半導体装置の動作周波数の上昇にともない、同期回路においては、同期信号であるクロック信号の位相のずれ（クロックスキュー）が問題となる。クロックスキュー低減の 1 手法としてプロシーディングズ・オブ・ザ・アイ・イー・イー・イー・イー・1992・カスタム・インテグレートッド・サーキット・コンファレンス（Proceedings of the IEEE 1992 CUSTOMINTEGRATED CIRCUITS CONFERENCE）28. 3. 1-28. 3. 4 頁に記載されているように、Hツリーに代表される木構造に基づきファンアウトや配線長を等しくし、供給されるそれぞれのクロック信号遅延を揃えて分配する方法が知られている。

【0003】また、クロックスキューの原因として、プロセスのばらつきや、隣接配線又は上下配線とのカップリングノイズによる遅延のずれも考えられるが、その影響を正確に見積るのは困難である。

【0004】

【発明が解決しようとする課題】この従来の半導体装置では、クロックの位相を高精度に揃えるには、クロックツリーによる等長配線設計においても、単位長さあたりの配線負荷は上下左右のパタンに依存し一定でなく、各レジスタのクロック入力までのクロック信号遅延を揃えるために、隣接配線との距離や上下のパタンによる寄生容量値の正確な見積りのために膨大な計算を必要とし、その上、計算のもとになるパラメータは配線密度や下層パタンに依存するプロセス上のばらつきの影響を受けるため正確な見積り自体が容易でないという問題点があった。さらに、今後の一層の微細化の進展により、配線抵抗の増大や隣接配線間容量の増大といった配線負荷の増加による信号波形の急峻特性の劣化によりクロック周波数の限界も懸念されるが、その劣化を抑制するためのク

ロック信号線構造に関する技術も不可欠である。

【0005】本発明の目的は、設計が容易な高周波用集積回路のクロック信号線を有する半導体装置を提供することにある。

【0006】

【課題を解決するための手段】本発明の半導体装置は、半導体基板上に形成したクロック配線と、前記クロック配線の左右にそれぞれ一定の幅の絶縁層を介して配置した第 1 の配線と、前記クロック配線および左右の前記第 1 の配線を含む領域の上下にそれぞれ一定の厚さの絶縁層を介して配置した第 2 の配線を有し且つ前記第 1 および第 2 の配線のそれぞれが少なくとも 1 つの基準電位に設定されている。

【0007】

【実施例】次に、本発明について図面を参照して説明する。

【0008】図 1 は本発明の第 1 の実施例を示す断面図である。

【0009】図 1 に示すように、幅 w 、厚さ t の断面寸法を有するクロック配線 1 の左右にそれぞれ幅 L の絶縁層を介してクロック配線 1 とほぼ同じ断面寸法の配線 2, 3 を配置し、これらのクロック配線 1 および配線 2, 3 を含む領域の上下にそれぞれ厚さ H の絶縁層を介して配線 2 の外側面から配線 3 の外側面までの寸法に相当する幅 w_a の GND（接地）配線 5, 6 を有し、配線 2, 3 の上下の絶縁層に形成したスルーホール 4 に埋込まれた導電層を介して配線 2, 3 が GND 配線 5, 6 に接続されて構成され、ノイズシールドとして機能させ、且つ単位長当りの配線負荷を均一にしている。

【0010】図 2 は本発明の第 2 の実施例を示す断面図である。

【0011】図 2 に示すように、GND 配線 5 の代りに電源配線 7 を配置し、スルーホール 4 を介して配線 2 を電源配線 7 に接続し、同様に配線 3 を GND 配線 6 に接続した以外は第 1 の実施例と同様の構成を有している。

【0012】図 3 は本発明の第 3 の実施例を説明するためのブロック図、図 4 (a), (b) は第 3 の実施例を示す断面図である。

【0013】図 3 に示すように、インバータ 103 に印加されたクロック信号を各レジスタ 105 へ低スキューで供給するために、インバータ 103 からインバータ 104 までのクロック信号線 101 とインバータ 104 からレジスタ 105 までのクロック信号線 102 のそれぞれを各レジスタ 105 までの配線長が等しくなるように Hツリー構造とし、各クロック信号線 101, 102 にクロック信号を供給するインバータ 103, 104 が分岐点の手前に配置される。

【0014】ここで、クロック信号線 101 は図 4

(a) に示すように、幅 w 、厚さ t の断面寸法を有する

クロック配線 1 の左右にそれぞれ幅 L の絶縁層を介して

4

10

【 0 0 1 5 】

20

【図面の簡単な説明】

【図 1】 本発明の第 1 の実施例を示す断面図。

【図2】本発明の第2の実施例を示す断面図。

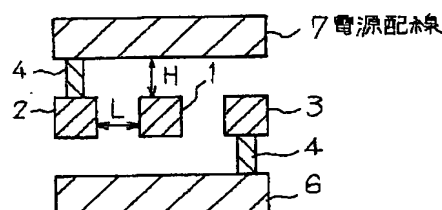
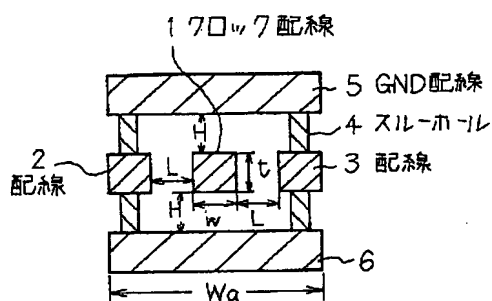
【図 3】本発明の第 3 の実施例を説明するためのブロック図。

【図4】本発明の第3の実施例を示す断面図。

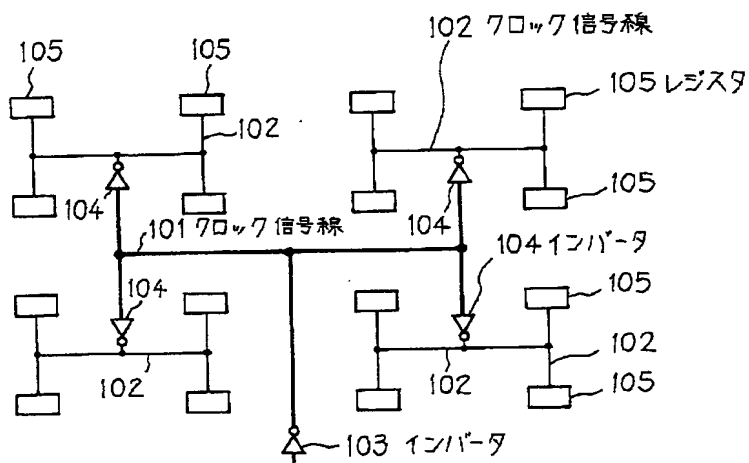
【符号の説明】

- 1 クロック配線
2, 3, 22, 23 配線
4, 24 スルーホール
5, 6, 25, 26, 27, 28 GND配線
7 電源配線

【图 2】



【图 3】



【図 4】

